

С.П. Новосядлий, В.С. Гузік

Комп'ютерне моделювання арсенід галієвих супер бета-транзисторів на гетероструктурах для швидкодіючих ВІС

*Прикарпатський національний університет імені Василя Стефаника, вул. Шевченка, 57,
м. Іванл-Франківськ, 76018, Україна*

Серед напівпровідників на широті використання в мікроелектроніці для створення цифрових мікросхем арсенід був і залишився основним матеріалом. Разом з тим почали інтенсивно впроваджувати мікросхеми на основі арсеніду галію. Арсенідгалієві мікросхеми в силу високої рухливості носіїв заряду мають частотний діапазон функціонування недосягаючий для мікросхем на основі кремнію (Si).

Ключові слова: супер бета-транзистор, гетероструктура, арсенід галію, кремній, реактори електронно-циклотронного резонансу.

Стаття постуила до редакції 02.12.2015; прийнята до друку 15.06.2015.

Вступ

Розвиток арсенідгалієвих мікросхем зв'язаний в першу чергу з успіхами в області отриманих субінаномікронихепітаксійних плівок GaAs в тому числі гетероепітаксійних плівок типу GaAs-AlGaAs-GaAs. Високі показники були отримані тут при використанні як метода молекулярно-променевої епітаксії, так і метода НВЧ-епітаксії в реакторах електронно-циклотронного резонансу.

Постановка задачі. Розробка швидкодіючих ВІС на основі транзисторів на гетероструктурах (супер-бета) для застосування їх у комп'ютерних системах.

Аналіз останніх досліджень та публікацій. Для транзисторів на GaAs розроблено декілька основних базових структур, конструкторно-технологічні особливості яких зв'язані з однієї сторони з використанням напівізолюючого GaAs в ролі підкладки, з другої – багатошарових гетероепітаксійних структур. При цьому р-п переходи формуються в процесі епіросту. Інший (другий) метод формування р-п переходів з використанням багатозарядної імплантації домішки і їх активація швидким фотонним відпалом. Для GaAs дононими домішками виступають кремній (Si), селен (Se), сірка (S), олово (Sn), телур (Te), акцепторними-берилій (Be), магній (Mg), цинк (Zn) і кадмій (Cd).

В даній статті подаються фізико-технологічні аспекти формування і моделювання супер бета-транзисторів високої швидкодії для аналогово-цифрової схемотехніки ВІС з використанням процесів варізонного формування емітера та сильнолегованої бази.

I. Класифікація біполярних транзисторів з гетеропереходами на GaAs

Використання структур з гетеропереходами для збільшення інжекції переходів вперше було запропоновано Шотткі ще в 1948 р. Виграш при використанні матеріала з великою шириною забороненої зони для області емітера транзистора був пізніше детально вивчений в 1957 р. в класичній роботі Кремера [3]. Незважаючи на те, що основні положення ідеї про збільшення статичного коефіцієнта підсилених структур біполярного транзистора при використанні гетеропереходів є відносно простими, їх практична реалізація в значній степені визначається природою гетеропереходу, а також характеристиками процесів, що використовуються при їх формуванні, а саме процесів епітаксії та іонного легування. Тому важко дати загальну класифікацію біполярних транзисторів з гетеропереходами.

В ході робіт по створенню біполярного транзистора на GaAs виникли три основні проблеми: 1) вирощення монокристалів GaAs високої частоти і досконалої кристалічної структури; 2) виготовлення дифузійних р-п переходів з малими струмами втрат; 3) формування низькоомних контактів до областей р і n- типу провідності. Ще в 1966р. взірці взірці транзисторів на GaAs, виготовлені з використанням методу двійної дифузії мали коефіцієнт підсилення за струмом рівний 10 для n-p-n транзисторів ≤ 4 для p-n-p- транзисторів, а значення граничної частоти підсилення транзисторів в схемі із загальним

емітером досягали менше 600 МГц. Невдачі перших спроб створення біполярних транзисторів на GaAs не перевищує роботу по створенню інших типів транзисторів в першу чергу польових транзисторів із затвором Шотткі. До середини 80 років технологія виробництва таких транзисторів вже затвердилась як найбільш перспективна для виготовлення НВЧ-схем. Технологія формування арсенідгалієвих цифрових ІС/ВІС на основі ПТ із затвором Шотткі хоча і розвивалася дещо повільніше, проте до кінця 80-років стала вже розглядатися як найбільш перспективна для виготовлення швидкодіючих ІС/ВІС.

На протязі 80-тих років було зроблено два важливих удосконалень технології виробництва ПТ на GaAs із затвором Шотткі: використання іонної імплантації для покращення однорідності товщини і концентрації легування активної області приладів та розробка методів вирощування епішарів GaAs великого діаметра (> 76 мм) та підкладок на його основі. Ці досягнення в технології ПТ підвищили зацікавленість до робіт по створенню технології виробництва біполярних транзисторів та ІС на його основі. Саме в 1978 р. була розроблена

технологія іонної імплантації берилію де формування структур діодів з р-n-переходом, які мали дуже малі струми втрат. І саме 1980 рік став рубіконом, коли був створений біполярний транзистор на GaAs з використанням іонної імплантації кремнію (Si) в область емітера і берилію (Be⁺) в область бази. Такий транзистор був вже виконаний за планарною технологією з малими струмами втрат, що було недосягаючим 15 років назад, коли використовувалась подвійна дифузія.

Ще одним вагомим досягненням у 80 - 90-ті роки стала розробка метода молекулярно-променевої епітаксії (МПЕ), що дозволила формувати вже структурне ІС/ВІС на основі біполярних транзисторів на підкладках діаметром 50 і 76 мм. Тут важливо підкреслити, що за допомогою методу МПЕ вдалося отримати шаруваті структури –GaAs-AlGaAs, що дозволяють формувати структури різних інтегральних схем з біполярними гетеро структурами. Така універсальність дозволила продемонструвати можливість виготовлення на GaAs ІС/ВІС з біполярними гетеро структурами типу як ІЛ, так і ЕСЛ. Крім того, був запропонований цілий ряд біполярних ІС, що використовували властивість

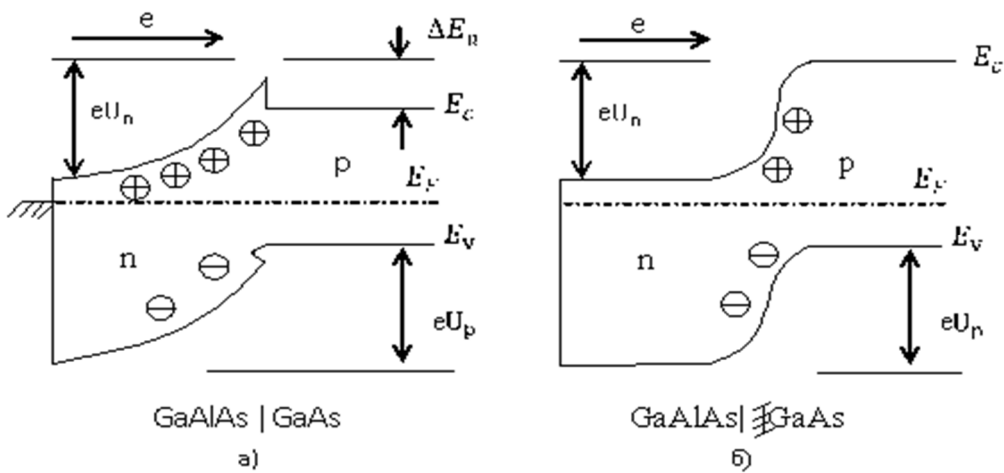


Рис. 1. Зонні енергетичні діаграми для різкого гетеропереходу AlGaAs-GaAs а) і плавного гетеропереходу AlGaAs-GaAs б).

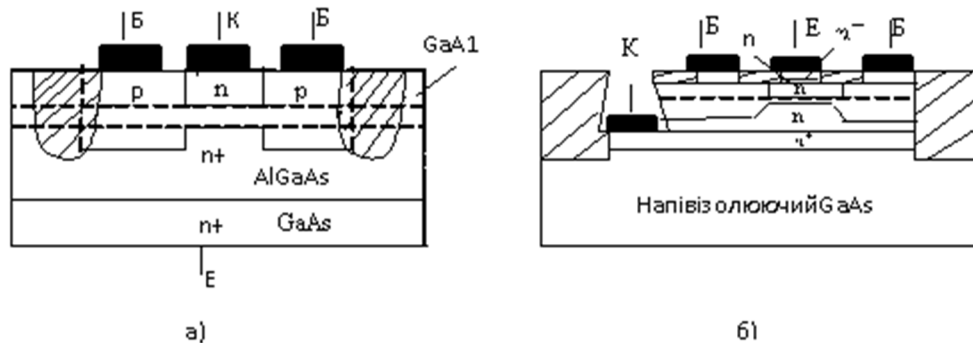


Рис. 2. Структура біполярних транзисторів з гетеропереходами призначені для ІС (ВІС : а) структура з інвертуючим емітером; б) структура з емітером в звичайному включенні.

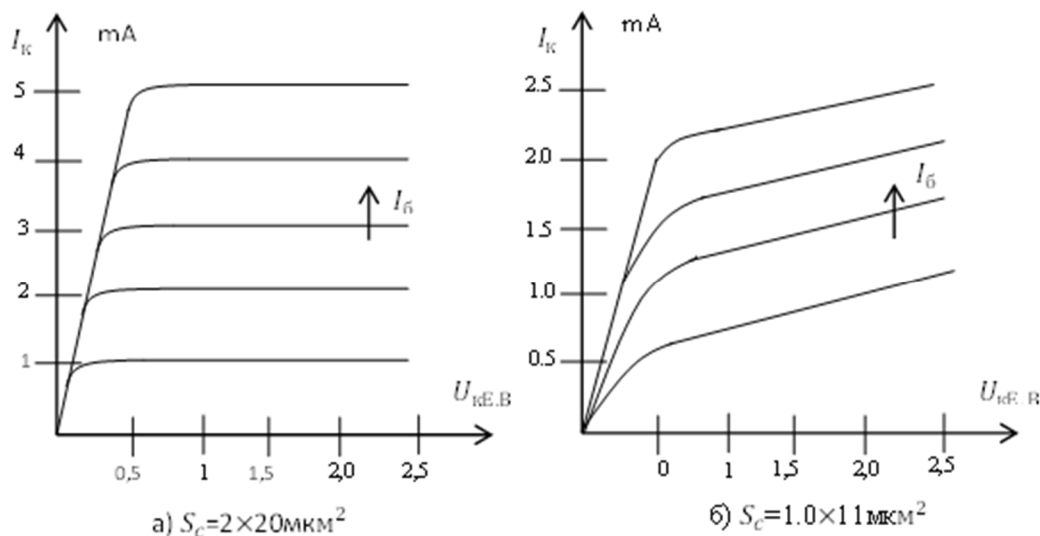


Рис. 3. Сімейство вихідних характеристик біполярних транзисторів з гетеропереходами, виготовлених на структурах AlGaAs -GaAs, сформованими методом епітаксії (МПЕ) а) транзистор із звичайною структурою; б) транзистор з інвертованою структурою, в якого переходи сформовані багатозарядною іонною імплантацією; відрізняються крутизною характеристик.

гетеропереходів, а це вже розроблені нами процеси багатозарядної іонної імплантації та НВЧ- епітаксії в реакторах електронно-циклотроного резонансу (ЕЦР).

На рис. 1. подані зонні енергетичні діаграми двох основних типів гетеропереходів, які використовуються при виготовленні методом МПЕ n-p-n транзисторів з гетеропереходами GaAs-AlGaAs. До першого типу відносяться різкі гетеропереходи, в яких вміст алюмінію різко змінюється на межі між областю емітера (AlGaAs) і областю бази (GaAs). Другий тип складають плавні гетеропереходи. В переходах другого типу концентрація Al на межі областей змінюються від максимальної до нуля на відстані від 20 до 60 нм (варізонна технологія).

В транзисторах з гетеропереходами, зокрема в структурах з двома гетеропереходами, призначення області емітера і колектора визначається виключно способом включення транзистора в схемі (із загальним емітером, базою чи колектором). Транзистор може працювати в схемі в нормальному режимі, якщо інжектор його верхнього гетеропереходу включено як емітер. В інверсному режимі в ролі емітера використовується захований шар AlGaAs. На рис. 2 подані транзисторні структури, які призначені для роботи в нормальному б) та в інверсному а) режимах.

Транзистори з гетеропереходами, які працюють в нормальному та інверсному режимах, можна виготовити з використанням як ростових епітаксійних методів, так і іонної імплантації. На рис. 3,а зображено сімейство вихідних характеристик транзистора з гетеропереходами фірми RocharedInternational, що працює в нормальному включенні. Переходи такого транзистора виготовлені за допомогою ростових епітаксійних методів. Сімейство вихідних характеристик транзистора

TexasInstruments, що працює вже в інверсному включенні подано на рис. 3,б. Переходи цього транзистора вже сформовані методом іонної імплантації.

Така структура може бути з успіхом використана для побудови деяких типів логічних мікросхем, наприклад елементів інжекційної логіки або швидкодіючої транзисторної логіки.

Комп'ютерне моделювання характеристики і параметрів біполярних гетеротранзисторів (супер бета-транзисторів).

Хоча ми і допускаємо, що основні характеристики транзисторів з гетеропереходами і транзисторів, сформування на базі звичайних однорідних структур, співпадають, між ними існує ряд суттєвих відмінностей причому деякі із цих відмінностей ще до кінця нами не досягнені. Як уже вказувалось вище, механізм переносу носіїв через гетеропереходи ускладнюється наявністю на енергетичній зонній діаграмі розривів в перехідній області гетеропереходу, який не вдається задовільно описати моделлю, що базується лише на дифузійних процесах. Більш того, в моделях, що описують роботу звичайних p-n-переходів, не враховується вплив міжзонної рекомбінації і багаторівневих центрів захоплення носіїв, що відіграють важливу роль в гетероструктурах. В зв'язку з цим виникає питання про можливість розгляду роботи гетеротранзистора в рамках існуючої моделі Еберса-Молла є достатньо загальною для опису в першому наближенні вольтамперних характеристик любого біполярного транзистора методом певної підгонки кривих. Вона є частково справедлива і для транзисторів з плавними гетеропереходами, в яких механізм переносу визначається процесами дифузії. При таких умовах модель Еберса-Молла описує роботу n-p-n гетеротранзистора (з позначенням рис.

4), наступними залежностями:

$$I_E = -I_{Eнас} \exp[eU_{EB}/kT-1] + \alpha_R I_{Kнас} \exp[eU_{EB}/kT - 1] - I_{EO};$$

$$I_K = +\alpha_F \cdot I_{Eнас} [\exp qU_{BE}/kT-1] - I_{Kнас} [\exp eU_{BK}/kT - 1] - I_{KO}$$

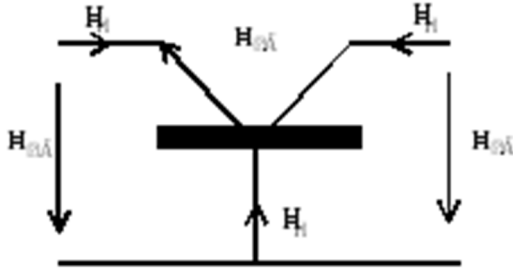


Рис. 4. Позначення напруг і струмів для п-р-гетеротранзистора.

Тут два додаткових параметра I_{KO} , I_{EO} додані нами до основних виразів для струмів емітера і колектора Ебеса-Молла і дозволяють врахувати струми носіїв, що рекомбінують в збіднених шарах переходів бази-емітер і база-колектор. Врахування цих струмів є особливо важливим для арсенідгалієвих транзисторів, тому що часто вони складають значну долю струму бази навіть при помірно високих рівнях інжекції носіїв заряду із емітера. Величини цих струмів при наявності однорівневих центрів рекомбінації визначаються наступними співвідношеннями:

$$I_{EO} = A_E(en_{iE}W_{BE}/\tau_{BE})\exp(eU_{EB}/2kT-1);$$

$$I_{KO} = A_K(en_{iK}W_{BK}/\tau_{BK})\exp(eU_{KB}/2kT-1);$$

У формулах величини n_{iE} і n_{iK} для транзисторів з гетераструктурами можуть бути різними. Параметри

$$\alpha_F = I_E(n)/[I_E(n)+I_E(p)+A_E(en_{iE}W_{BE}/\tau_{BE})\exp(eU_{EB}/2kT)]$$

$$\alpha_R = I_K(n)/[I_K(n)+I_K(p)+A_K(en_{iK}W_{BK}/\tau_{BK})\exp(eU_{KB}/2kT)]$$

де

$$I_E(n) = I_{Eнас}(n) \exp(eU_{EB}/kT)$$

$$I_E(p) = I_{Eнас}(p) \exp(eU_{EB}/kT)$$

$$I_K(n) = I_{Kнас}(n) \exp(eU_{KB}/kT)$$

$$I_K(p) = I_{Kнас}(p) \exp(eU_{KB}/kT)$$

Якщо рекомбінаційна складова струму в збільшеній області переважає в струмі бази, що є характерним для більшості гетеро транзисторів на GaAs, то коефіцієнт підсилення за струмом із загальним емітером визначається простим співвідношенням

$$h_{EK} = \beta \frac{I_{EK}}{I_{EO}} = \beta \frac{\tau_{BE}}{W_{BE}} \left(\frac{D_n}{A_E e w_B N_A} \right)^{1/2} I_E^{1/2}(n)$$

Експериментальні результати, що отримані в

$I_{Eнас}$ і $I_{Kнас}$ є оберненими струмами насичення для відповідних переходів транзистора при умові, що другий перехід є закорочений на базу. При концентрації легуючих домішок Nd і Na для донорної та акцепторної домішок відповідно і коефіцієнти дифузії дірки D_p і електронів D_n сума електронної і діркової компонент струму насичення є рівні:

Для емітера

$$I_{Eнас} = I_{Eнас}(p) + I_{Eнас}(n),$$

$$\text{або } I_{Eнас} = A_E en_i^2 \left[\frac{D_p}{w_E N_D} \exp\left(-\frac{\Delta E_q}{kT}\right) + \frac{D_n}{w_B N_A} \right]$$

де $\Delta E_q = E_q(AlGaAs) - E_q(GaAs)$

Для колектора

$$I_{Kнас} = I_{Kнас}(p) + I_{Kнас}(n) = A_K en_i^2 \left[\frac{D_p}{w_K N_D} + \frac{D_n}{w_B N_A} \right]$$

де n_i - власна концентрація носіїв в арсеніді галію. Дані співвідношення є справедливими при умові, що глибина залягання областей колектора w_K і емітера w_E , а також товщина областей бази w_B є значно меншими відповідних дифузійних довжин носіїв заряду. Якщо ця умова не виконується, у формули (3) і (4) необхідно ввести необхідні значення дифузійної довжини. Із виразу (3) випливає, що для стандартного п-р-п – транзистора на AlGaAs – GaAs діркова компонента струму $I_{Eнас}$ може бути зменшена до 1,0 - 1,5 В за рахунок збільшення доли алюмінію в AlGaAs-область емітера з тим, щоб виконувалась умова $\Delta E_q \gg kT$.

Коефіцієнт підсилення за струмом в схемі із загальною базою для прямого і зворотнього струму $\alpha_F \alpha_R$ при умові, що рекомбінаційна складова струму в збідненій області є значно більшою, ніж в нейтральній області бази, визначаються співвідношеннями:

результаті наших досліджень підтверджують, що при низькому рівні інжекції коефіцієнт підсилення β є пропорційний квадратному кореню від величини струму емітера. При достатньо великих струмах емітера коефіцієнт підсилення $\beta = h_{EK}$ стає вже постійною величиною і визначається співвідношенням:

$$\beta = \alpha_F / (1 - \alpha_F) = \frac{I_E(n)}{I_E(p)}$$

В більшості сучасних біполярних транзисторів з гетеропереходами AlGaAs-GaAs перехід від режиму роботи, в якому переважає рекомбінаційна сила струму бази, до режиму з домінуючою дифузійною складовою струму проходив при густині струму в межах 10 – 100 А/см². Сьогодні інтенсивно

досліджуються способи виникнення рекомбінаційних струмів. Це використання гетерних технологій для зменшення дефектності зарядового стану в забороненій зоні збідненої області р-n- переходом. Тоді

$$\beta_{max} = \frac{N_{DE} V_{nE}}{N_{AB} V_{pE}} \exp(\Delta E_q / kT) \quad (8)$$

коефіцієнт підсилення за струмом в схемі із загальним емітером визначається не тільки концентраційними профілями емітера і бази, але і швидкостями електронів в базі і дірок в емітері та градієнтом забороненої зони емітера і бази. Це дозволяє отримувати β величиною 10^4 - 10^5 , що на Сідосягті є проблематичним.

Сьогодні розуміння причин виникнення рекомбінаційного струму та повністю не визначені, то в більшості логічних схем з біполярними гетероструктурами на GaAs задаються густини струмів на рівні 1800 А/см^2 . А це для транзистора з площею емітера 10 мкм^2 і 1 мкм^2 відповідає мінімальна величина струму зміщення в 10 і 1 мкА . Тут як тестовий елемент гетера використовують холлотрон. А тепер повернемося до моделювання характеристик переключення біполярного гетеротранзистора часів затримки і наростання імпульсів.

Час затримки переключення біполярного транзистора в значній степені визначається значенням частоти f_T , на якій коефіцієнт підсилення за струмом є рівні 1 . В першому наближенні час затримки інвертора з коефіцієнтом розв'язування по виходу, рівний 1 , задається виразом

$$t_3 = \frac{1}{2\pi f_T} = (C_{EB} + C_{\text{параз}})(q_m + w_B^2 / 2D_n) \quad (9)$$

де $q_m = \frac{eI_K}{kT}(1 + R_{\text{Еконт}} eI_K / kT)$, час переносу носіїв через базу τ_B рівний $\tau_B = w_B^2 / 2D_n$

В цих співвідношеннях C_{EB} представляє собою ємність переходу емітер-бази а $C_{\text{параз}}$ - загальна паразитна ємність, що включає в себе ємності переходу колектор-база, між'єднань і ізоляції. Величина $R_{\text{Еконт}}$ є рівне опору контакту до області емітера. Величина g_m для біполярного транзистора є пропорційна струму колектора і, відповідно, може змінюватись на декілька порядків. Тим не менш існує два випадки для величини параметра граничної частоти f_T . Так при малих значеннях $I_K q_m = eI_K / kT$, час затримки перелючено визначається головним чином першим додатком у виразі (9). При великих значних колекторного струму $g_m = 1 / R_{\text{Еконт}}$ і в залежності від величини $R_{\text{Еконт}}$ величина часу затримки визначається або першим додатком виразу (9), тобто $R_{\text{Еконт}}(C_{EB} + C_{\text{параз}})$, або часом переносу носіїв заряду через базу:

$$t_3 = R_{\text{Еконт}}(C_{EB} + C_{\text{параз}}) + w_B^2 / 2D_n. \quad (10)$$

Для сучасних біполярних транзисторів з гетеропереходами AlGaAs-GaAs (супер бета-транзисторів), виготовлених методом МПЕ або НВЧ-епітаксії, випадок малого струму колектора

відповідає густині струму $< 100 \text{ А/см}^2$, то час затримки переключення визначається виразом (10). Тому ми можемо вже констатувати, для формування біполярних гетеротранзисторів (супер бета-транзисторів), які є придатні для створення схем, що мають надвисоку швидкість переключення, необхідно не тільки зменшувати опір базової області ($N_B > N_E$) селективним її легуванням багатозарядною імплантацією берилію (Be^{++}) та всі складові паразитної ємності (колектора, між'єднань, ізоляції), але і до суттєвого зменшення опору контактного опору емітера (n^+ -область).

А визначення факторів, що визначають величину часу наростання в біполярному транзисторі на гетеропереході є значно складнішою задачею. Взагалі то кажучи, час наростання зв'язаний з величиною параметра f_{max} транзистора. Чим вища частота f_{max} , тим легше досягти менших значень часу наростання в логічних схемах. Тому для визначення частоти f_{max} використаємо наступне значення співвідношення:

$$f_{max} = \sqrt{f_T / \ln(R_{\text{контБ}} C_E + \frac{R_{BE} C_{BE}}{2} + R_B C_{BK})} \quad (11)$$

де $R_{\text{контБ}}$ величина опору контакту до області бази, R_B - внутрішній опір бази; R_{BE} - опір зовнішнього кола бази; C_E , C_{BE} , C_{BK} - складові ємності колектор-база, які зв'язані із загальним, зовнішнім і внутрішнім опором бази. Тобто величина f_{max} визначається не тільки граничною частотою f_T , але і активними складовими електронів транзистора і його ємностей. При використанні біполярних транзисторів в перемикаючих схемах час наростання залежить як від величини f_T , так і від параметрів зовнішніх кіл джерела сигналу і кола навантаження. Для типових параметрів джерел сигналу перемикаючих схем час наростання $t_{\text{нар}}$ може бути поданий як функція частоти f_T , коефіцієнт підсилення транзистора за схемою із загальним емітером β і відношення струму навантаження I_K до опраляючого струму бази I_B .

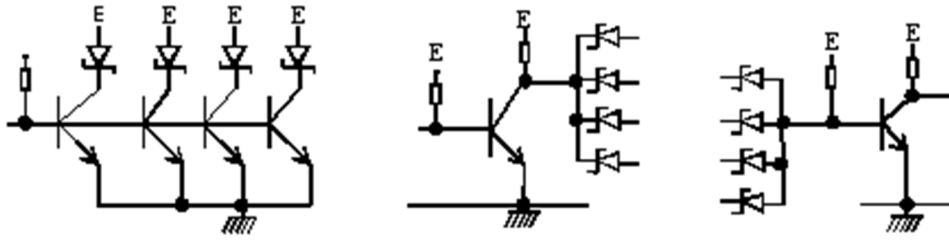
$$t_{\text{нарост.}} = \frac{1}{2\pi f_T} \beta \ln \left(1 - \frac{I_n}{\beta I_B} \right)^{-1} \quad (12)$$

де $\frac{E_K}{\beta I_B}$ - визначає фактор перенавантаження.

Тобто, для зменшення часу наростання $t_{\text{нар}}$ необхідно збільшувати f_T - граничну частоту супербета-транзистора, яка досягається величини 100 ГГц варізонною структурою емітера і селективно легованою базою зарядною багатозарядною імплантацією.

II. Аналіз базової структури логічних елементів на БГТ і їх топології

На базі БГТ n-p-n- типу з інвертованим емітером, схематично зображених на рис.5. Можна виготовити три типи логічних елементів високої швидкодії



а б в

Рис. 5. Типи логічних схем на біполярних транзисторах з гетеропереходами на основі AlGaAs з інвертуючим емітером: а) -I²Л; б) БТЛ; в) ТТЛ. з використанням діодів Шотткі.

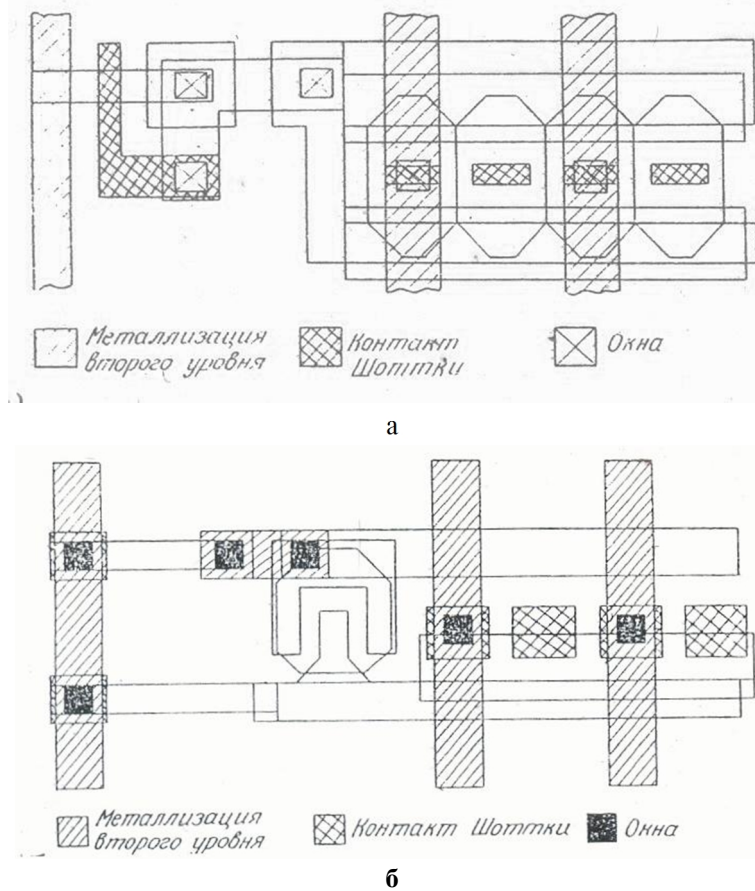


Рис. 6. Топологія елемента I²Л а) і топологія елемента БТЛ б) (для порівняння площі).

Два перші з них - елементи високоякісної інтегральної інжекційної логіки -I²Л і швидкодіючої біполярної транзисторної логіки (БТЛ), а третя - схема ТТЛ, які були запропоновані схемотехніками фірмою Texas Instruments. В логічних схемах -I²Л вихідні діоди Шотткі включені безпосередньо в коло колекторів перемикаючих транзисторів. В схемах швидкодіючої транзисторної логіки (БТЛ) вихідні діоди Шотткі вже структурно відділені від перемикаючих транзисторів, що дозволяє використовувати транзистори значно менших розмірів, які відповідно мають меншу ємність переходу емітер-бази (C_{EB}), що збільшує їх швидкодію.

На рис. 5,а показана топологія елемента -I²Л. Характерний мінімальний розмір контактів

Шотткі складає 2 мкм., омічних контактів 3 мкм., розмір наскрізних вікон є рівний 3×3 мкм², ширина струмопровідних дорожок 5 мкм. Тоді весь елемент займає топологічну площу 25×66 мкм² (1600 мкм²). На рис. 5,б вже приведена топологія швидкодіючого транзисторного елемента (БТЛ). В схемотехніці показники елемента БТЛ використовуються резисторне навантаження (R), а не польові транзистори з бар'єрами Шотткі (тобто активне навантаження), мінімальний характерний розмір складає 3 мкм. Тоді загальна площа, що займає такий логічний елемент складає 1800 мкм² (72×2 мкм²). Якщо провести масштабування з коефіцієнтами 3, то їх площі зрівняються на рівні 600 мкм², а з коефіцієнтом 5, їх площа буде вже на рівні 300 мкм².

Розглянемо тепер величину мінімального коефіцієнта за струмом в елементах БТЛ, яка визначається їх здатністю пропускати повний струм навантаження, який тече в колекторах транзисторів. Ця вимога виражається нерівністю:

$$\beta_{min} \geq \left(\frac{R_b}{R_k}\right) \left(\frac{E_k - U_{нас}}{E_k - U_d}\right) + \left(\frac{E_k - U_{нас} - U_{дш}}{E_k - U_b}\right) KPB \quad (13)$$

де E_k - напруга живлення, $U_{нас}$ - напруга насичення колектора на перетинаючому транзисторі; U_d - спад напруг на р-п-р переході діода, $U_{дш}$ - спад напруги на діоді Шотті, R_b - навантажувальний резистор в полі бази логічного елемента, що задає робочу точку; R_k - опір навантаження в полі колектора; КРВ- коефіцієнт розвітлення за виходом.

Як бачимо із виразу (13), що величина мінімального допустимого коефіцієнта підсилення БГТ за струмом залежить від співвідношення опорів навантаження в колі бази і колектора $\frac{R_b}{R_k}$, а також від коефіцієнта розвітлення за виходом КРВ. Якщо протягом $\frac{R_b}{R_k}$, $E_k=2,0$ В, $U_b=1,2$ В, $U_{нас} = 0,1$ В, $U_{бш} = 0,4$ В, то мінімально допустиме значення коефіцієнта підсилення за струмом БГТ елемента БТЛ є рівний 4; 5,5; 7,2 і 12,4 для коефіцієнтів розвітлення 1, 2, 4 і 8 відповідно. Сформулювати вимоги до величин коефіцієнта підсилення за струмом транзисторів елемента І²Л є дещо складнішою, ніж для випадку БТЛ. Транзистори елементів І²Л повинні мати коефіцієнт підсилення за струмом приблизно в 2-3 рази вищим, ніж в елементах БТЛ. Це є необхідним для нормальної роботи елемента І²Л в першому випадку, тобто коли тільки один із його виходів є підключеним до навантаження.

Тут слід зауважити наступне, що при

використанні нерівності (13) коефіцієнт підсилення транзистора необхідно вимірювати в робочій точці, що знаходиться поблизу режиму насичення, бо транзистор працює в ключовому режимі.

Висновки

Сформульовано основні вимоги до побудови структури супер бета-транзистора на арсеніді галію на варізонній структурі емітера та селективно легуваній базі.

Проведено комп'ютерне моделювання характеристик і параметрів біполярного транзистора на основі гетеропереходу з використанням відомих співвідношень Еберса-Молла.

Визначено долю Al в структурі $Al_xGa_{1-x}As$, $x = 0,25 - 0,33$ та співвідношення коефіцієнта підсилення за струмом в схемі із загальним емітером супер бета-транзистора на GaAs для схемотехніки при використанні в диференціальних каскадах операційних підсилювачів, компараторів та логічних схемах.

Встановлено оптимальну структуру логічних елементів та їх топологія для забезпечення їх максимальної швидкодії та мінімальне значення коефіцієнта підсилення за струмом БГТ в режимі насичення схеми із загальним емітером.

Досягнуто низький контактний опір до п-областей за рахунок осадження плівок золота і сплава AuGe-Ni до п- і р-областей за рахунок плівки золота і сплава AuZn з використанням взривної літографії та іонного фрезерування.

- [1] S.P. Novosjadlij, Sub-i nanomikronnatehnologija struktur VIS (Misto NV, Ivano-Frankivsk, 2010).
- [2] Arsenidgaliju v mikroelektronici. Pid red. D. Ajnsoruna, (1988).
- [3] S.P. Novosjadlij, Fizikaihimijatverdotoila3(4), 710 (2002).
- [4] U. Till, Integral'nieshemi. Materialy, pribory, izgotovlenie. Per s ang, pod. red. M.V. Gal'nezna (Mir, Moskva, 1981).
- [5] S.P. Novosjadlij, V.M. Berezhan'skij, Shidno-Cvroejs'kij zhurnal peredovih tehnologij1(25), 40 (2007).
- [6] S.P. Novosjadlij, Shidno-Cvroejs'kij zhurnal peredovih tehnologij4/5(64), 1(2013).
- [7] S.P. Novosjadlij, Ju.V. Voznjak, Fizika i himija tverdogo tila2(13), 416(2012).

S.P. Novosyadlyi, V.S. Huzik

Computer Simulation of Gallium Arsenide Super Beta Transistors Heterostructures for High-Speed BIS

VasylStefanyk Precarpatin National University, Str. Shevchenko, 57, Ivano-Frankivsk, 76018, Ukraine

Among the semiconductor in latitude use in microelectronics for digital circuits silicon has been and remains the main material. However, today began intensively implemented circuits based on gallium arsenide. Gallium arsenide circuits of the high charge carrier mobility with a frequency range of operation of reach for chips based on silicon (Si).

Keywords: super beta-transistor, heterostructure, gallium arsenide, silicon, reactors electron-cyclotron resonance.